

SH-2互換コア
Frisbee
の紹介

と見せかけた
デマンドページング対応コアの作り方

背景

- 去年、小林先生らとMC68030互換プロセッサーを設計・販売した
 - 私の担当部分はMMU
-
- 研究で使えるまともなプロセッサが欲しくなった

SH-2について

- 68000に結構似てる
 - 2オペランド, ワードは16-bit
 - レジスタは16本
 - その他にもコプロロ命令が0xF***で始まったりとか
- SH-3以降のMMUはVAXインスパイア系
 - 仕様やマニュアルの用語がVAXそっくり

Frisbeeコア(自作)概要

- SH-2命令セット, 5段パイプライン
 - 乗算32x32->64はハードウェアでは非サポート
 - 無効命令ハンドラにエミュレータを書けば良い
 - GCCのオブジェクトが走る（重要）
- 割り込み(64レベル)対応
- デマンドページング対応
 - MMUは68030互換のも接続可能

割込み（ページング対応）とは

- 割り込みには2種類ある
 - データアクセスで発生するバスエラーと
 - それ以外とだ
- それ以外は簡単、命令の境界で割込み処理にジャンプすれば良い
 - 外部割込みはもっと簡単で、好きな時にやればよい（割込みアクノリッジメント・サイクル必要）

データアクセスで発生するバスエラー

- 命令実行中に発生する
- デマンドページング対応にするためには、割込みハンドラから帰ってこれる必要あり
- 例:
 - MOV.L Rm, @-Rn
 - Rn-4 → Rn
 - Rm → (Rn) ここでバスエラーすることがある

割り込んだら

- 特権スタックに
 - エラーを起こしたメモリアクセスのアドレス
 - 復帰する先のPC
 - ステータスレジスタ
- を書いてハンドラにジャンプすればよい
 - ハンドラがページを補充して命令を再実行する

起きてほしくないこと

- 分岐関連
 - 遅延スロットでバスエラー
 - 遅延スロットの命令アクセスでバスエラー
- SH-2は規格上これは起きないことになっている
- SH-2は本来ページング非対応
 - 命令再実行できない、エラーアドレスがスタックない
 - というわけで、ここは独自拡張

キヤッシュでの対応

- 実際にバスエラーするアドレスに触るまでバスエラーにならないで欲しい
- 各ラインにバスエラービットを付ける
 - (命令、データ共に)

でも68030はもっと大変でした

- 命令が可変長、後ろの方を読むまで実際の命令長がわからない
- 1命令で複数回メモリアクセスしたりする
 - ブロックコピーなど
- マイクロコード・ステートを特権スタックに書き込んで命令の途中から再実行するはめに
 - 100バイト近くなる（死）

結論

- ・ デマンドページングと割込み、トラップの実装はちょっと大変
- ・ 一回作ってしまうと2回め作るのは簡単だった
 - 大まかな流れを把握できているため
- ・ このSH-2コアを使ってメニーコアの実験する
 - SWoPPではこの話をする