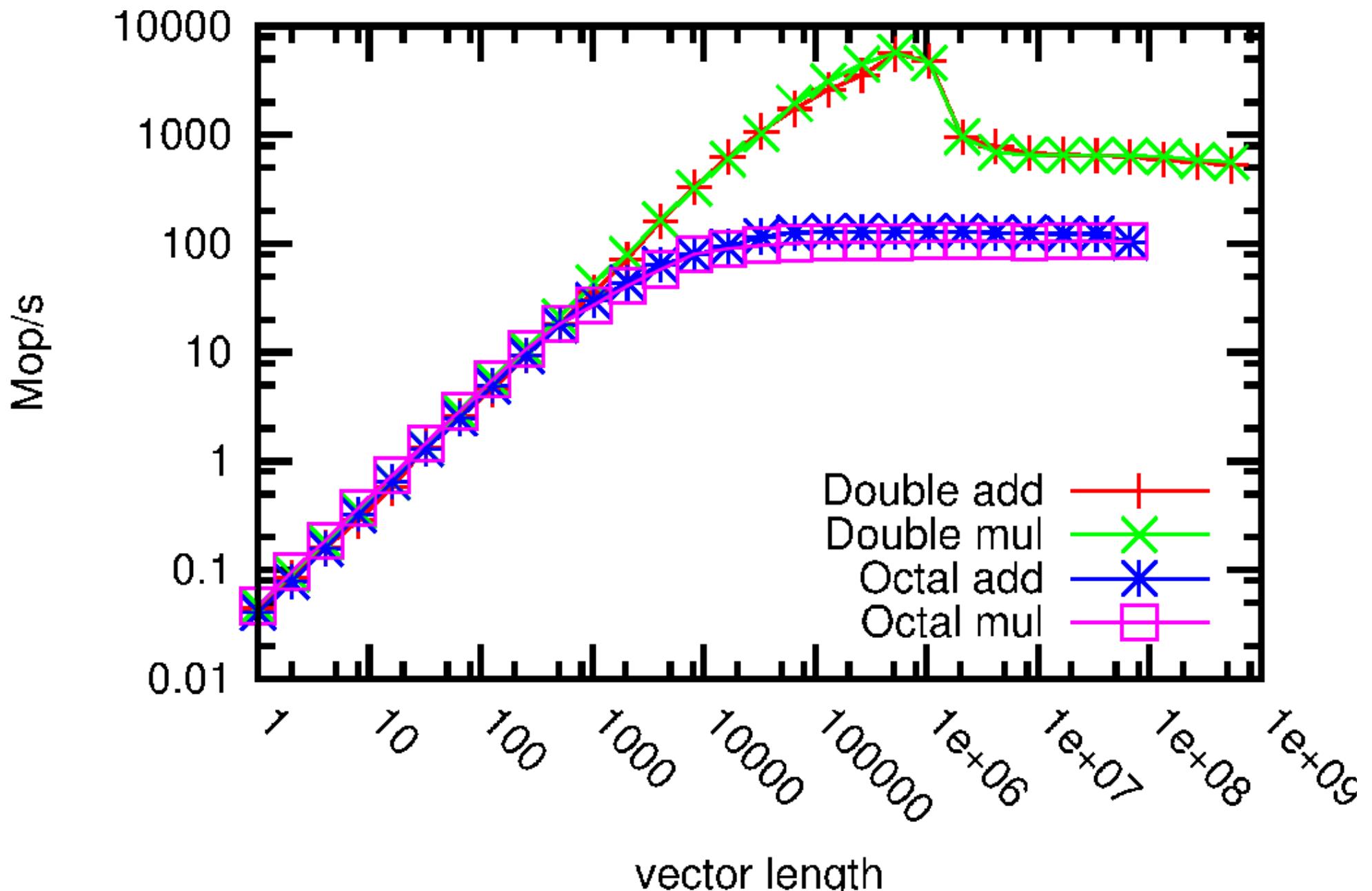


8倍精度の現状

ソフトウェア実装

- 大部分はC言語, アセンブリで高速化
- アセンブリはamd64とppc64
- 評価環境
 - IBM Power 740 Express (POWER7@3.55GHz)
 - キャッシュ 32K/32K, 256K, 4M, 32M
 - OpenMPで8スレッド動かす

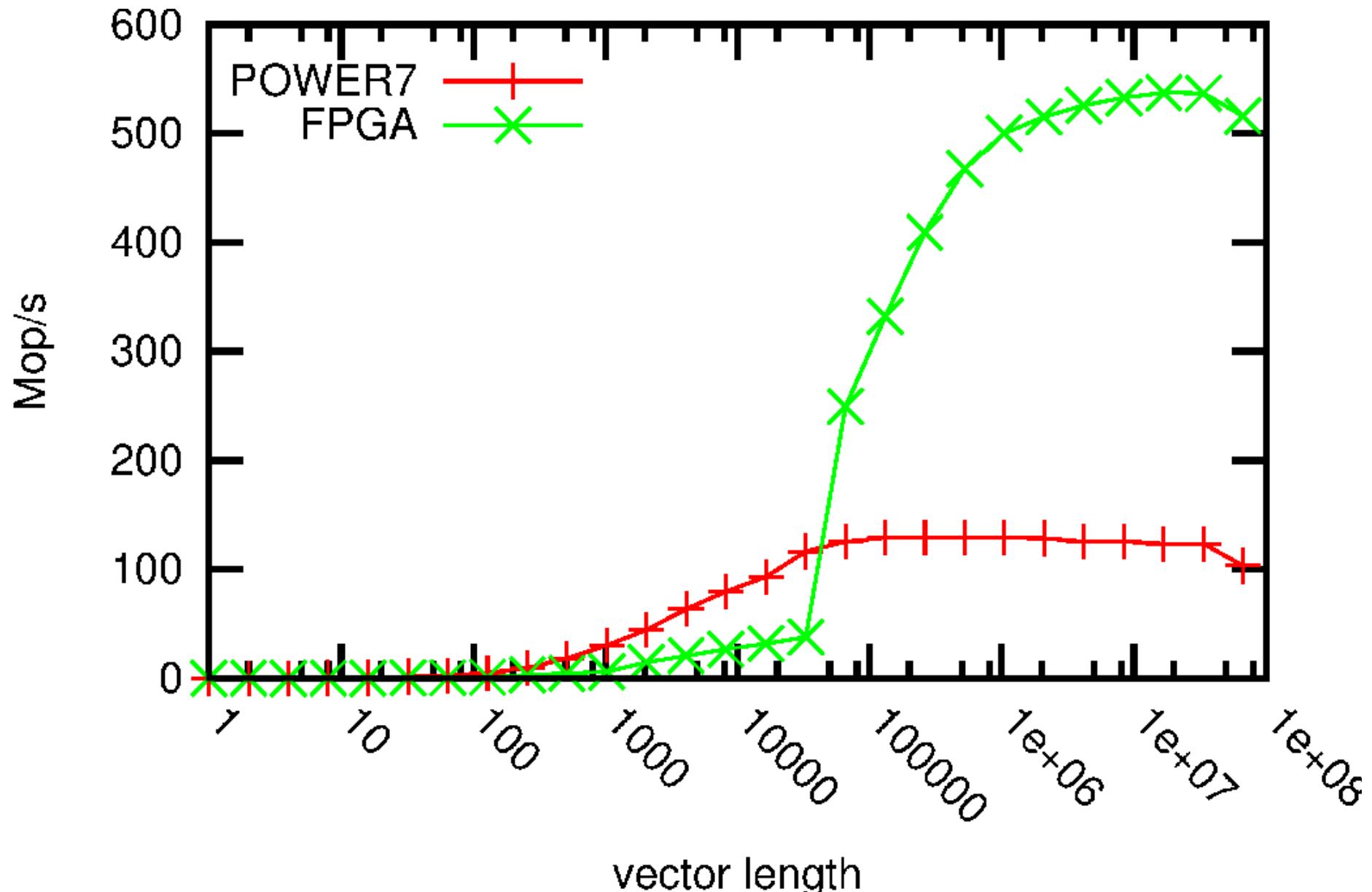
ソフトウェアの性能



ハードウェア

- Convey HC-1でやった
- 4 FPGA, 1 FPGAあたり16演算器
- 80 Mhzで動いてる
- 5120 Mop/sが理論値

ハードウェア実装の性能



ハードウェア実装の敗因

- 現状537 Mop/s (理論値の1割)
- ボトルネックはメモリ
 - 1演算で3要素のアクセス
 - 51.5 GB/s – Conveyのサンプルでの性能と同じ
- ベクトル長いとアクセスできるMCが少ない

これから

- シストリックアレイにする